

科技部

111 年度「關鍵新興晶片設計研發計畫」徵求公告

壹、計畫背景及目的

半導體產業引領全球科技發展趨勢，無論是人工智慧、智慧物聯網 (Artificial Intelligence of Things, AIoT)、第六代行動通訊(6G)等應用，都與晶片設計密切相關。臺灣半導體產業享譽國際，相較於其他國家，我國有著密集且完整的半導體產業鏈，包括上游 IC 設計、中游 IC 製造，以及末端的 IC 封裝與測試。藉著高度專業化分工及跨領域整合能力，我國在全球半導體產業鏈中，扮演著不可或缺且極具潛力與競爭力之角色。

目前全球 COVID-19 疫情險峻，加速數位轉型及前瞻科技發展，如人工智慧(AI)、物聯網(IoT)、智聯網及 6G 通訊等等。未來，AI 與 IoT 之間更加緊密，6G、AI 及 IoT 將引領下世代智慧物聯網發展，預期未來可達 500 億個裝置，半導體成為關鍵核心技術。我國 IC 設計產業在全球有領先的優勢，在整個半導體設計製造有完整的縱向及橫向整合，為了加強台灣 IC 設計產業的競爭力，本計畫「關鍵新興晶片設計研發」將推動下世代所需晶片設計的關鍵技術先期佈局，探索創新的研究方法，以期培植多元人才，提供下世代運算、通訊晶片供應鏈核心技術，聚焦 2026 後的下世代晶片系統研發。

2020 為 5G 聯網時代的元年，未來十年隨著聯網的使用「者」及使用「物」快速增加，可預見的是由「萬」物聯網增進到「億」級物聯網系統，其主要關鍵在更具智慧及更快聯網之晶片。本計畫將聚焦於 (1)下世代運算，(2)前瞻通訊晶片等下世代兩大關鍵晶片技術研發。另外，為支援各項研究主題之執行，(3)將由學界團隊及國研院台灣半導體研究中心(TSRI)推動前瞻晶片系統 EDA 設計、製作、量測及異質晶片整合環境建置與服務。

貳、計畫研發方向

以挑戰“關鍵新興晶片設計”為宗旨，並有開創性新思維，訂立國際級的頂尖研發目標，引導並鼓勵有豐沛研究能量的台灣學界提出前瞻性解決方案。

本計畫徵求之研究重點分為三大分項（詳細說明請見附件一）。

- 一、 下世代運算晶片
- 二、 前瞻通訊晶片
- 三、 電子設計自動化

參、計畫撰寫說明

一、 計畫摘要

請於研究計畫中英文摘要(表 CM02)具體說明要解決的問題和技術突破點，以達成本計畫所推動之頂尖研發目標或超越國際級相關研究的成果。

二、 計畫內容

- (一) 目標導向：總計畫內容須明確陳述整體總目標，必須具有開創新思維，且以本計畫終極目標挑戰關鍵新興晶片技術為宗旨。計畫內容必須陳述各年研發目標、計畫規劃藍圖(roadmap)、國內外現況分析、所欲達成之量化技術指標、達到該指標之執行策略等要項。
- (二) 前瞻性解決方案：鼓勵學界勇於提出不同於現有技術之前瞻性解決方案，以達成本計畫挑戰國際級成果之精神。但考量本計畫 TSRI 無法確定提供 10nm 以下製程，故需要(i)使用創新架構或(ii)製程正規化完成合理的國際級目標值。除此之外，計畫中須明確定義各個技術查核點與技術可行性評估依據。

- (三) 產業參與：本計畫期能有效提升國內晶片設計研發能力，鼓勵與業界進一步合作開發，促成業界投入下世代關鍵新興晶片技術研究；為了解業界實際參與情況，執行團隊需於每年度計畫成果考評前說明業界實際投入情形，本部將視情況調整次年度經費，以資鼓勵。
- (四) 資源與專長整合：因高挑戰性的目標需要更全面的資源與專長整合方能達成，鼓勵籌組跨分項的研究團隊並槓桿 TSRI 能量，團隊若需使用 TSRI 的資源及研究能量，請參考附件二，提出相關規劃。分項三的計畫審查重點除著重於前瞻的電子設計自動化軟體開發之外，需有相關晶片電路的子計畫及開發出軟體協助電路子計畫之規劃，相關子計畫的關聯性需於計畫書中具體敘明。
- (五) 國際競爭力：技術能力規劃須有國際領先之企圖心，積極參與相關活動如發表頂尖論文、制定標準、參與比賽、國際參展等，以提升台灣半導體技術實力與國際能見度。

肆、計畫申請、審查及核定

一、申請須知

- (一) 申請機構與計畫主持人(申請人)須符合本部補助專題研究計畫作業要點之規定。
- (二) 本專案須規劃申請 4 年期計畫，自 111 年 5 月 1 日至 115 年 4 月 30 日，且以單一整合型研究計畫為限。
- (三) 每一整合型計畫之總計畫及所有子計畫全部書寫於一份計畫書，子計畫應為三個(含)以上，最多以不超過六個為原則。總計畫主持人須同時主持 1 項子計畫，各主持人應實質參與研究，計畫書應詳實註明

各主持人負責之研究主題，整合之計畫需有整體明確的目標，並由總計畫主持人之服務機關提出申請。未依規定申請者，恕不予受理審查。

- (四) 每一計畫每年度申請總額以不超過 1,200 萬元為原則。
- (五) 計畫請從三大研究分項中，擇一申請最相關之分項，本部將邀請相關領域專家學者就計畫內容進行審查。
- (六) 申請程序：

1. 計畫申請作業，自即日起接受申請，請申請人依本部補助專題研究計畫作業要點，研提正式計畫申請書(採線上申請)；申請人之任職機構應於 111 年 1 月 25 日(星期二)前備函送達本部(請彙整造冊後專案函送，逾期恕不受理)。
2. 計畫書撰寫時，請採用本部專題研究計畫申請書格式；線上申請時，請選擇「專題類-隨到隨審計畫」；計畫類別點選「一般策略專案計畫」；研究型別點選「整合型計畫」；計畫歸屬點選「工程司」；學門代碼點選「E9871-關鍵新興晶片設計研發計畫」，子學門代碼依計畫所屬分項點選其中之一「E987101-運算晶片、E987102-通訊晶片、E987103-電子設計自動化」。

- (七) 有關計畫頁數限制請務必依照本部公告之「專題研究計畫申請書表 CM03 研究計畫內容頁數限制一覽表」內相關規定。

二、 審查與核定

- (一) 審查方式包括初審及複審，如有必要將安排計畫申請人簡報計畫內容。
- (二) 本計畫屬專案計畫，審查未獲通過者，恕無申覆機制。
- (三) 本計畫申請人須規劃申請 4 年期計畫，自 111 年 5 月 1 日至 115 年 4 月 30 日，業經審查通過，計畫執行期間每年進行成果考評，依審查

結果核定次年度經費，本部可視情況調整作業時程。

(四) 審查重點：

- (1) 計畫提案之企圖心與本計畫欲突破技術規格項目之切合度。
- (2) 技術可行性：需提出具體各年技術規劃藍圖(roadmap)。
- (3) 新穎性與學術研究卓越。
- (4) 產業應用之可行性。
- (5) 計畫所提技術之理論基礎。
- (6) 計畫主持人之執行力。
- (7) 團隊成員之互補性與跨領域、跨單位資源整合能力。
- (8) 關鍵專利之布局規劃。

(五) 本計畫列入科技部專題研究計畫件數計算額度，經核定補助後，列入總計畫主持人執行計畫件數，子計畫主持人則不列入計算。

伍、執行與考評

- 一、 本部將對執行計畫定期進行考評，執行團隊必須配合提供計畫執行進度與成果，並出席各項審查會議。
- 二、 執行團隊須配合本部進行計畫執行成果發表、推廣應用及交流等工作推動。
- 三、 如未依規定繳交報告或執行成效未如預期且計畫主持人未盡力改善時，科技部得調減次年度經費或終止執行該計畫。

陸、其他注意事項

- 一、 各年度所需經費如未獲立法院審議通過或經部分刪減，本部得依審議結果調減補助經費，並按預算法第五十四條規定辦理。

- 二、計畫成果發表除須註明本部補助外，亦請註明本計畫名稱或計畫編號。
- 三、本計畫之簽約、撥款、延期與變更、經費結報及報告繳交等應依本部補助專題研究計畫作業要點、本部補助專題研究計畫經費處理原則、專題研究計畫補助合約書與執行同意書及其他有關規定辦理。
- 四、本公告未盡事宜，應依本部補助專題研究計畫作業要點、本部補助專題研究計畫經費處理原則及其他相關法令規定辦理。

柒、計畫聯絡方式

召集人：國立臺灣大學電子工程學研究所 李泰成教授

Tel：(02)3366-3645

E-mail：tlee@ntu.edu.tw

共同召集人：國立中央大學電機工程學系 蔡佩芸教授

Tel：(03)422-7151#34522

E-mail：pytsai@ee.ncu.edu.tw

科技部工程司承辦人：潘敏治副研究員

Tel：(02)2737-7983

E-mail：mcpa@most.gov.tw

科技部工程司專任助理：謝玉娟小姐

Tel：(02)2737-7983

E-mail：soa222@most.gov.tw

有關計畫申請系統操作問題，請洽本部資訊系統服務專線

Tel：(02)2737-7590、7591、7592